

УТВЕРЖДАЮ
 Декан факультета

_____ Страхов С.Ю.

« ____ » _____ 20__

РАБОЧАЯ ПРОГРАММА ДИСЦИПЛИНЫ ПРОЕКТИРОВАНИЕ ЦИФРОВЫХ СИСТЕМ НА ПЛИС

Направление/специальность подготовки	24.05.06 Системы управления летательными аппаратами
Специализация/профиль/программа подготовки	Математическое и программное обеспечение систем управления
Уровень высшего образования	Специалитет
Форма обучения	Очная
Факультет	И Информационных и управляющих систем
Выпускающая кафедра	И9 СИСТЕМ УПРАВЛЕНИЯ И КОМПЬЮТЕРНЫХ ТЕХНОЛОГИЙ
Кафедра-разработчик рабочей программы	И9 СИСТЕМ УПРАВЛЕНИЯ И КОМПЬЮТЕРНЫХ ТЕХНОЛОГИЙ

КУРС	СЕМЕСТР	ОБЩАЯ ТРУДОЁМКОСТЬ (ЗАЧЕТНЫХ ЕДИНИЦ)	ЧАСЫ (по наличию видов занятий)									ВИД ПРОМЕЖУТОЧНОГО КОНТРОЛЯ
			ОБЩАЯ ТРУДОЁМКОСТЬ	АУДИТОРНЫЕ ЗАНЯТИЯ				САМОСТОЯТЕЛЬНАЯ РАБОТА				
				ВСЕГО	ЛЕКЦИИ	ЛАБОРАТОРНЫЙ ПРАКТИКУМ	ПРАКТИЧЕСКИЕ ЗАНЯТИЯ	ВСЕГО	КУРСОВОЙ ПРОЕКТ	КУРСОВАЯ РАБОТА	ДРУГИЕ ВИДЫ САМОСТ. РАБОТЫ	
5	9	3	108	51	0	34	17	57	0	18	39	диф. зач.

ЛИСТ СОГЛАСОВАНИЯ

РАБОЧАЯ ПРОГРАММА СОСТАВЛЕНА В СООТВЕТСТВИИ С ТРЕБОВАНИЯМИ ФЕДЕРАЛЬНОГО
ГОСУДАРСТВЕННОГО ОБРАЗОВАТЕЛЬНОГО СТАНДАРТА ВЫСШЕГО ОБРАЗОВАНИЯ (ФГОС ВО)

24.05.06 Системы управления летательными аппаратами

год набора группы: 2025

Программу составил:

Кафедра И9 СИСТЕМ УПРАВЛЕНИЯ И КОМПЬЮТЕРНЫХ
ТЕХНОЛОГИЙ _____

Гаврилов Владимир Викторович, старший преподаватель

Программа рассмотрена

на заседании кафедры-разработчика

рабочей программы **И9 СИСТЕМ УПРАВЛЕНИЯ И КОМПЬЮТЕРНЫХ ТЕХНОЛОГИЙ**

Заведующий кафедрой Сырцев А.Н., д.воен.н., снс _____

Программа рассмотрена

на заседании выпускающей кафедры

И9 СИСТЕМ УПРАВЛЕНИЯ И КОМПЬЮТЕРНЫХ ТЕХНОЛОГИЙ

Заведующий кафедрой Сырцев А.Н., д.воен.н., снс _____

РАБОЧАЯ ПРОГРАММА ДИСЦИПЛИНЫ

ПРОЕКТИРОВАНИЕ ЦИФРОВЫХ СИСТЕМ НА ПЛИС

Разделы рабочей программы

1. ЦЕЛИ ОСВОЕНИЯ ДИСЦИПЛИНЫ
2. МЕСТО ДИСЦИПЛИНЫ В СТРУКТУРЕ ООП ВО
3. СТРУКТУРА И СОДЕРЖАНИЕ ДИСЦИПЛИНЫ
4. ФОРМЫ КОНТРОЛЯ ОСВОЕНИЯ ДИСЦИПЛИНЫ
5. УЧЕБНО-МЕТОДИЧЕСКОЕ И ИНФОРМАЦИОННОЕ ОБЕСПЕЧЕНИЕ ДИСЦИПЛИНЫ
6. МАТЕРИАЛЬНО-ТЕХНИЧЕСКОЕ ОБЕСПЕЧЕНИЕ ДИСЦИПЛИНЫ

Приложения к рабочей программе дисциплины

- Приложение 1. Аннотация рабочей программы
- Приложение 2. Технологии и формы обучения
- Приложение 3. Фонды оценочных средств

1. ЦЕЛИ ОСВОЕНИЯ ДИСЦИПЛИНЫ

Целью освоения дисциплины является формирование следующих компетенций:

ПК-5 — Способен разрабатывать математическое и программное обеспечение для бортового оборудования летательных аппаратов

Формированию компетенций служит достижение следующих результатов образования:

ПК-5

знания:

принципов построения цифровых устройств на ПЛИС, основных этапов их разработки;;

умения:

составлять описание ПЛИС в виде набора функциональных блоков, выбирать конструкцию ПЛИС для реализации проекта;

навыки:

функционального и структурного моделирования устройств ПЛИС, виртуального проектирования, построения программ с использованием языков и средств программирования логики.

2. МЕСТО ДИСЦИПЛИНЫ В СТРУКТУРЕ ООП ВО

Дисциплина **ПРОЕКТИРОВАНИЕ ЦИФРОВЫХ СИСТЕМ НА ПЛИС** является дисциплиной **части, формируемой участниками образовательных отношений блока 1**, программы подготовки по направлению 24.05.06 *Системы управления летательными аппаратами*.

Содержание дисциплины является логическим продолжением дисциплин: **ПРОГРАММИРОВАНИЕ НА ЯЗЫКЕ ВЫСОКОГО УРОВНЯ, АРХИТЕКТУРА ЭВМ И СИСТЕМ, МИКРОПРОЦЕССОРНЫЕ СРЕДСТВА**.

Содержание дисциплины является основой для освоения дисциплин: **ПРОГРАММНОЕ ОБЕСПЕЧЕНИЕ СИСТЕМ РЕАЛЬНОГО ВРЕМЕНИ, ПРЕДДИПЛОМНАЯ ПРАКТИКА, ПОДГОТОВКА К ПРОЦЕДУРЕ ЗАЩИТЫ И ЗАЩИТА ВЫПУСКНОЙ КВАЛИФИКАЦИОННОЙ РАБОТЫ**.

Предварительные компетенции, сформированные у обучающегося до начала изучения дисциплины:

- ОПК-2 — Способен понимать принципы работы современных информационных технологий и использовать их для решения задач профессиональной деятельности
- ОПК-3 — Способен разрабатывать нормативно-техническую документацию, связанную с профессиональной деятельностью
- ОПК-9 — Способен разрабатывать алгоритмы и компьютерные программы, пригодные для практического применения
- ПК-2 — Способен составлять научно-технические отчеты, подготавливать обзоры и публикации, составлять практические рекомендации по результатам выполненных исследований
- ПК-4 — Способен разрабатывать алгоритмы функционирования системы управления летательного аппарата
- ПК-5 — Способен разрабатывать математическое и программное обеспечение для бортового оборудования летательных аппаратов

3. СТРУКТУРА И СОДЕРЖАНИЕ ДИСЦИПЛИНЫ

Общая трудоемкость дисциплины составляет 3 з.е., 108 ч.

3.1. Содержание (дидактика) дисциплины

КУРС	СЕМЕСТР	Наименование разделов и дидактических единиц	ВСЕГО	Аудиторные занятия в контактной форме			Самостоятельная работа студентов	Формируемая компетенция, %
				ВСЕГО	Лабораторный практикум	Практические занятия		ПК-5
5	9	Раздел 1. Программируемые логические интегральные схемы. 1.1 Введение. 1.2 Архитектура ПЛИС. 1.3 Классификация ПЛИС. 1.4 ПЛИС корпорации Altera (Xilinx). Общий обзор. 1.5 Загрузка конфигурации ПЛИС.	19	9	4	5	10	20
5	9	Раздел 2. Язык описания аппаратуры VHDL. 2.1. Основы синтаксиса языка VHDL. Основные операторы. 2.2 Основы написания программ. 2.3 Структурное описание схем. 2.4 Поведенческое описание схем.	23	11	8	3	12	20
5	9	Раздел 3. Язык описания аппаратуры Verilog HDL. 3.1. Основы синтаксиса языка Verilog. Основные операторы. 3.2 Основы написания программ. 3.3 Структурное описание схем. 3.4 Поведенческое описание схем.	25	13	10	3	12	20
5	9	Раздел 4. Интегрированный пакет проектирования ПЛИС Quartus II (Xilinx ISE Design Suite). 4.1. Архитектура и основные возможности пакета. 4.2. Ввод проекта. Графический и текстовый редакторы, редактор временных диаграмм. 4.3. Компиляция проекта. Настройка и режимы компиляции. 4.4. Отладка проекта. Симулятор. Временная и функциональная симуляция. Анализ производительности. 4.5. Разводка проекта. Редактор разводки. Анализ отчета компилятора. 4.6. Создание выходных файлов для программирования. Процесс программирования и загрузки конфигурации.	19	9	6	3	10	20
5	9	Раздел 5. Отладка и моделирование проектов. 5.1 Построение и использование Testbench. 5.2 Интеграция Quartus и ModelSim.	22	9	6	3	13	20
Всего за 9 семестр			108	51	34	17	57	100
Всего по дисциплине			108	51	34	17	57	100

3.2. Аудиторный практикум

№ п/п	Номер и наименование раздела дисциплины	Тема практического занятия	Объем, ауд. часов
1	Раздел 1. Программируемые логические интегральные схемы.	Программируемые логические интегральные схемы: архитектура, классификация	3
2		Архитектура и особенности применения ПЛИС семейств MAX, Cyclone, Arria, Stratix (Spartan, Virtex, Artix, Kintex). Загрузка конфигурации ПЛИС.	2
3	Раздел 2. Язык описания аппаратуры VHDL.	Язык описания аппаратуры VHDL: основы синтаксиса, основные операторы, основы написания программ, структурное описание схем, поведенческое описание схем.	3
4	Раздел 3. Язык описания аппаратуры Verilog HDL.	Язык описания аппаратуры Verilog HDL: основы синтаксиса, основные операторы, основы написания программ, структурное описание схем, поведенческое описание схем.	3
5	Раздел 4. Интегрированный пакет проектирования ПЛИС Quartus II (Xilinx ISE Design Suite).	Интегрированный пакет проектирования ПЛИС Quartus II (Xilinx ISE Design Suite): архитектура и основные возможности пакета, методика применения.	3
6	Раздел 5. Отладка и моделирование проектов.	Отладка и моделирование проектов: построение и использование Testbench, интеграция Quartus и ModelSim.	2
7		Коллоквиум	1
Всего за 9 семестр			17

3.3. Лабораторный практикум

№ п/п	Номер и наименование раздела дисциплины	Тема лабораторного практикума	Объем, ауд. часов
1	Раздел 1. Программируемые	Изучение технологии работы с графическим,	2

	логические интегральные схемы.	текстовым редакторами, редактором временных диаграмм, редактором размещения.	
2		Компиляция и симуляция проекта.	2
3	Раздел 2. Язык описания аппаратуры VHDL.	Изучение технологии работы на языке VHDL.	2
4		Проектирование схем на языке VHDL с использованием структурного описания.	2
5		Проектирование схем на языке VHDL с использованием поведенческого описания.	4
6	Раздел 3. Язык описания аппаратуры Verilog HDL.	Изучение технологии работы на языке Verilog.	2
7		Проектирование схем на языке Verilog с использованием структурного описания	4
8		Проектирование схем на языке Verilog с использованием поведенческого описания.	4
9	Раздел 4. Интегрированный пакет проектирования ПЛИС Quartus II (Xilinx ISE Design Suite).	Проектирование автомата Мили на языке VHDL.	2
10		Проектирование автомата Мили на языке Verilog.	1
11		Проектирование автомата Мура на языке VHDL.	2
12		Проектирование автомата Мура на языке Verilog.	1
13	Раздел 5. Отладка и моделирование проектов.	Построение и использование Testbench	4
14		Защита курсовых работ	2
Всего за 9 семестр			34

3.4. Самостоятельная работа студента (СРС)

№ п/п	Номер и наименование раздела дисциплины	Содержание учебного задания	Объем, часов
1	Раздел 1. Программируемые логические интегральные схемы.	Изучение предусмотренных программой дидактических единиц по рекомендуемой литературе	7
2		Подготовка к лабораторному практикуму	1
3		Выполнение курсовой работы	2
4	Раздел 2. Язык описания аппаратуры VHDL.	Изучение предусмотренных программой дидактических единиц по рекомендуемой литературе	4
5		Подготовка к лабораторному практикуму	4
6		Выполнение курсовой работы	4
7	Раздел 3. Язык описания аппаратуры Verilog HDL.	Изучение предусмотренных программой дидактических единиц по рекомендуемой литературе	4
8		Подготовка к лабораторному практикуму	4
9		Выполнение курсовой работы	4
10	Раздел 4. Интегрированный пакет проектирования ПЛИС Quartus II (Xilinx ISE Design Suite).	Изучение предусмотренных программой дидактических единиц по рекомендуемой литературе	4
11		Подготовка к лабораторному практикуму	2
12		Выполнение курсовой работы	4
13	Раздел 5. Отладка и моделирование проектов.	Изучение предусмотренных программой дидактических единиц по рекомендуемой литературе	4
14		Подготовка к лабораторному практикуму	2
15		Выполнение курсовой работы	4
16		Подготовка к коллоквиуму	3
Всего за 9 семестр			57

3.5. Курсовая работа

СОДЕРЖАНИЕ ЭТАПА	ПЕРИОД ИСПОЛНЕНИЯ	ПЛАНИРУЕМОЕ ВРЕМЯ (час)

	(недели семестра)	
Этап 1. Анализ постановки задачи, согласование технического задания.	1 - 2	2
Этап 2. Проектирование системы с использованием структурного описания.	3 - 6	3
Этап 3. Проектирование системы с использованием поведенческого описания	7 - 10	3
Этап 4. Построение, отладка и моделирование проекта	11 - 15	4
Этап 5. Оформление пояснительной записки, подготовка доклада и защита курсовой работы	16 - 17	6
Всего за 9 семестр		18

4. ФОРМЫ КОНТРОЛЯ ОСВОЕНИЯ ДИСЦИПЛИНЫ

СЕМЕСТР	НЕДЕЛИ СЕМЕСТРА																
	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17
9		КР				ДР				ДР					КР	ДР	КР, Колл, диф. зач.

Условные обозначения:

- ДР – диагностическая работа;
- КР – курсовая работа;
- Колл – коллоквиум;
- диф. зач. – дифференцированный зачет.

Текущий контроль успеваемости студентов проводится в дискретные временные интервалы в следующих формах:

- диагностическая работа;
- курсовая работа;
- коллоквиум.

Промежуточная аттестация проводится в формах:

- дифференцированный зачет.

5. УЧЕБНО-МЕТОДИЧЕСКОЕ И ИНФОРМАЦИОННОЕ ОБЕСПЕЧЕНИЕ ДИСЦИПЛИНЫ

5.1. Основная литература по дисциплине:

1. . ПЛИС и параллельные архитектуры для применения в аэрокосмической области. Программные ошибки и отказоустойчивое проектирование. М.: Техносфера, 2018, 5 экз.
2. А. В. Строгонов. . Цифровая обработка сигналов в базисе программируемых логических интегральных схем. Санкт-Петербург: Лань, 2022, эл. рес.
3. А. Х. Мурсаев, О. И. Буренева. . Практикум по проектированию на языках VerilogHDL и SystemVerilog. Санкт-Петербург: Лань, 2022, эл. рес.
4. В. Н. Кузнецов, В. А. Кривоносов, В. С. Есильевский. . Средства автоматизации и управления. Старый Оскол: ТНТ, 2021, эл. рес.
5. О. А. Кононов. . Основы проектирования электронных устройств на ПЛИС. СПб.БГТУ "ВОЕНМЕХ" им. Д. Ф. Устинова, 2008, эл. рес.

5.2. Дополнительная литература по дисциплине:

не требуется.

5.3. Периодические издания:

не требуются.

5.4. Перечень ресурсов информационно-телекоммуникационной сети "Интернет", необходимых для освоения дисциплины, электронные библиотечные системы:

1. https://www.voenmeh.ru/images/docs/norm_docs_stud/Polozhenie_KRKP_2.0.pdf - Положение по содержанию, оформлению, организации выполнения и защиты курсовых проектов и курсовых работ БГТУ. СМК-П-4.2-12.;
2. <http://www.terasic.com.tw/cgi-bin/page/archive.pl>. Материалы для пользователя отладочного комплекта на основе ПЛИС DE1-SoC.;
3. <http://we.easyelectronics.ru/plis/plata-razrabotchika-de1-soc-obzor.html> . Сообщество IasyElectronics.ru. Плата разработчика DE1-SoC. Обзор.;
4. <http://e.lanbook.com> — ЭБС Лань;
5. <http://library.voenmeh.ru/jirbis2> — Фундаментальная библиотека БГТУ «ВОЕНМЕХ» им. Д.Ф. Устинова;
6. <https://urait.ru> — Образовательная платформа «Юрайт». Для вузов и ссузов.;
7. <http://we.easyelectronics.ru/plis/vhdl-s-nulya.html> VHDL с нуля.;
8. <http://we.easyelectronics.ru/plis/prostenkie-primery-na-vhdl.html>. Простенькие примеры на VHDL.;
9. <http://we.easyelectronics.ru/plis/prakticheskie-zadaniya-po-vhdl-zadanie-1.html> Практические задания по VHDL.;
10. <http://marsohod.org/verilog>. Язык описания аппаратуры Verilog HDL.;
11. <http://we.easyelectronics.ru/plis/osvoenie-plis-s-ispolzovaniem-yazyka-verilog.html>. Освоение ПЛИС с использованием языка Verilog.;
12. <https://www.altera.com/support/support-resources/design-examples.html>. Примеры проектов на ПЛИС.;
13. <http://we.easyelectronics.ru/plis/shemotekhnicheskoe-proektirovanie-dlya-plis.html>. Схемотехническое проектирование для ПЛИС.;
14. <http://marsohod.org/11-blog/86-quartussim>. Пошаговая инструкция для Quartus II: Симуляция проекта.;
15. <http://we.easyelectronics.ru/plis/modelsim-s-chego-nachat.html>. ModelSim. С чего начать..

Современные профессиональные базы данных:

1. <https://rusneb.ru> – Национальная электронная библиотека (НЭБ);
2. <https://cyberleninka.ru/> - Научная электронная библиотека «Киберленинка»;
<http://www.rfbr.ru/rffi/ru/library> - Полнотекстовая электронная библиотека Российского фонда фундаментальных исследований.

Информационные справочные системы:

1. Техэксперт – Информационный портал технического регулирования: Нормы, правила, стандарты РФ;

2. http://library.voenmeh.ru/jirbis2/index.php?option=com_irbis&view=irbis&Itemid=457 - БД ГОСТов собственной генерации БГТУ "ВОЕНМЕХ" им. Д. Ф. Устинова;
3. <http://www.consultant.ru/> - КонсультантПлюс- информационный портал правовой информации.

5.5. Программное обеспечение:

1. Quartus 14 Lite edition;
2. Quartus II.

5.6. Информационные технологии:

взаимодействие с обучающимися посредством ЭИОС Moodle БГТУ «ВОЕНМЕХ» им. Д.Ф. Устинова.

6. МАТЕРИАЛЬНО-ТЕХНИЧЕСКОЕ ОБЕСПЕЧЕНИЕ ДИСЦИПЛИНЫ

6.1. Практические занятия:

1. Проектор;
2. Аудитория с числом посадочных мест не меньше количества обучающихся.

6.2. Лабораторные занятия:

1. Плата: DE1-SOC;
2. Quartus 14 Lite edition;
3. Quartus II.

6.3. Прочее:

1. рабочее место преподавателя, оснащенное компьютером с доступом в Интернет;
2. рабочие места студентов, оснащенные компьютерами с доступом в Интернет, предназначенные для работы в электронной образовательной среде.

Аннотация рабочей программы

Дисциплина **ПРОЕКТИРОВАНИЕ ЦИФРОВЫХ СИСТЕМ НА ПЛИС** является дисциплиной **части, формируемой участниками образовательных отношений блока 1**, программы подготовки по направлению *24.05.06 Системы управления летательными аппаратами*. Дисциплина реализуется на факультете *И Информационных и управляющих систем* БГТУ "ВОЕНМЕХ" им. Д.Ф. Устинова кафедрой **И9 СИСТЕМ УПРАВЛЕНИЯ И КОМПЬЮТЕРНЫХ ТЕХНОЛОГИЙ**.

Дисциплина нацелена на формирование *компетенций*:

ПК-5 Способен разрабатывать математическое и программное обеспечение для бортового оборудования летательных аппаратов.

Содержание дисциплины охватывает круг вопросов, связанных с архитектурой и классификацией ПЛИС, программированием на языках описания аппаратуры VHDL и Verilog, структурном и поведенческом описании схем, применением интегрированного пакета проектирования ПЛИС Quartus II (Xilinx ISE Design Suite), отладкой и моделированием проектов.

Программой дисциплины предусмотрены следующие **виды контроля**:

Текущий контроль успеваемости студентов проводится в дискретные временные интервалы в следующих формах:

- диагностическая работа;
- курсовая работа;
- коллоквиум.

Промежуточная аттестация проводится в формах:

- дифференцированный зачет.

Общая трудоемкость освоения дисциплины составляет **3 з.е., 108 ч**. Программой дисциплины предусмотрены практические занятия (**17 ч.**), лабораторный практикум (**34 ч.**), самостоятельная работа студента (**57 ч.**).

ТЕХНОЛОГИИ И ФОРМЫ ОБУЧЕНИЯ

Рекомендации по освоению дисциплины для студента

Трудоемкость освоения дисциплины составляет 108 ч., из них 51 ч. аудиторных занятий, и 57 ч., отведенных на самостоятельную работу студента.

Рекомендации по распределению учебного времени по видам самостоятельной работы и разделам дисциплины приведены в таблице.

Контроль освоения дисциплины производится в соответствии с Положением о текущем, рубежном контроле успеваемости и промежуточной аттестации обучающихся.

Формы контроля и критерии оценивания приведены в приложении 3 к Рабочей программе.

Наименование работы	Рекомендуемая литература	Трудоемкость, час.
Раздел 1. Программируемые логические интегральные схемы.		
Изучение предусмотренных программой дидактических единиц по рекомендуемой литературе	В. Н. Кузнецов, В. А. Кривоносов, В. С. Есильевский. . Средства автоматизации и управления: Старый Оскол: ТНТ, 2021 (главы 4-6) А. В. Строгонов. . Цифровая обработка сигналов в базе программируемых логических интегральных схем: Санкт-Петербург: Лань, 2022 (глава 1) . ПЛИС и параллельные архитектуры для применения в аэрокосмической области. Программные ошибки и отказоустойчивое проектирование: М.: Техносфера, 2018 (часть 1)	7
Подготовка к лабораторному практикуму	О. А. Кононов. . Основы проектирования электронных устройств на ПЛИС: СПб.БГТУ "ВОЕНМЕХ" им. Д. Ф. Устинова, 2008 (разделы 1-4)	1
Выполнение курсовой работы		2
Итого по разделу 1		10
Раздел 2. Язык описания аппаратуры VHDL.		
Изучение предусмотренных программой дидактических единиц по рекомендуемой литературе	О. А. Кононов. . Основы проектирования электронных устройств на ПЛИС: СПб.БГТУ "ВОЕНМЕХ" им. Д. Ф. Устинова, 2008 (раздел 5)	4
Подготовка к лабораторному практикуму		4
Выполнение курсовой работы		4
Итого по разделу 2		12
Раздел 3. Язык описания аппаратуры Verilog HDL.		
Изучение предусмотренных программой дидактических единиц по рекомендуемой литературе	А. Х. Мурсаев, О. И. Буренева. . Практикум по проектированию на языках VerilogHDL и SystemVerilog: Санкт-Петербург: Лань, 2022 (весь текст) О. А. Кононов. . Основы проектирования электронных устройств на ПЛИС: СПб.БГТУ "ВОЕНМЕХ" им. Д. Ф. Устинова, 2008 (раздел 5)	4
Подготовка к лабораторному практикуму		4
Выполнение курсовой работы		4
Итого по разделу 3		12
Раздел 4. Интегрированный пакет проектирования ПЛИС Quartus II (Xilinx ISE Design Suite).		
Изучение предусмотренных программой дидактических единиц по рекомендуемой литературе	А. В. Строгонов. . Цифровая обработка сигналов в базе программируемых логических интегральных схем: Санкт-Петербург: Лань, 2022 (глава 4) О. А. Кононов. . Основы проектирования электронных устройств на ПЛИС: СПб.БГТУ "ВОЕНМЕХ" им. Д. Ф. Устинова, 2008 (раздел 5)	4
Подготовка к лабораторному практикуму		2

Выполнение курсовой работы		4
Итого по разделу 4		10
Раздел 5. Отладка и моделирование проектов.		
Изучение предусмотренных программой дидактических единиц по рекомендуемой литературе	А. В. Строгонов. . Цифровая обработка сигналов в базисе программируемых логических интегральных схем: Санкт-Петербург: Лань, 2022 (глава 4) О. А. Кононов. . Основы проектирования электронных устройств на ПЛИС: СПб.БГТУ "ВОЕНМЕХ" им. Д. Ф. Устинова, 2008 (раздел 5)	4
Подготовка к лабораторному практикуму		2
Выполнение курсовой работы		4
Подготовка к коллоквиуму		3
Итого по разделу 5		13

ФОНД ОЦЕНОЧНЫХ СРЕДСТВ

Фонд оценочных средств, позволяющие оценить результаты обучения по данной дисциплине, включают в себя:

- диагностическая работа
- коллоквиум;
- курсовая работа;
- дифференцированный зачет.

Критерии оценивания

Диагностическая работа

Диагностическая работа проводится в форме теста в ЭИОС Moodle:

- при правильном ответе менее чем на 60% вопросов - не аттестация;
- при правильном ответе на 60% вопросов и более - аттестация.

Коллоквиум

На коллоквиуме студенту предлагается 10 тестовых вопросов. При успешном ответе на 9-10 оценка за коллоквиум – «отлично», на 7-8 – «хорошо», на 5-6 – «удовлетворительно».

Комплект тестовых вопросов размещен в УМК дисциплины.

Курсовая работа

Курсовая работа выполняется в соответствии с индивидуальным техническим заданием.

Комплект типовых заданий и вариантов курсовых работ размещен в УМК дисциплины.

Общие требования к выполнению и оформлению курсовой работы определяются «Положением по содержанию, оформлению, организации выполнения и защиты курсовых проектов и курсовых работ БГТУ»/

Для обеспечения текущего контроля работы студента в течение семестра устанавливаются сроки выполнения этапов курсовой работы.

Основанием для недопуска курсовой работы к защите могут быть:

- неполное или неверное выполнение технического задания;
- отсутствие предусмотренных заданием материалов или несоответствие их ГОСТ;
- несоответствие пояснительной записки установленным требованиям.

Оценка за курсовую работу выставляется по результатам ее защиты студентом перед комиссией, назначенной заведующим кафедрой. Защита курсовой работы предусматривает краткий доклад студента и ответы его на вопросы, связанные с содержанием работы.

Дифференцированный зачет

Дифференцированный зачёт оформляется при условии полного выполнения всех мероприятий, предусмотренных графиком контрольных мероприятий. Оценка за дифференцированный зачет определяется как среднее арифметическое оценок за курсовую работу и коллоквиум. При необходимости округления оценки приоритет отдается оценке за курсовую работу.

Паспорт фонда оценочных средств

КУРС	СЕМЕСТР	Наименование разделов и дидактических единиц	ВСЕГО	Аудиторные занятия в контактной форме			Самостоятельная работа студентов	Формируемая компетенция, %	НАИМЕНОВАНИЕ ОЦЕНОЧНОГО СРЕДСТВА
				ВСЕГО	Лабораторный практикум	Практические занятия		ПК-5	
5	9	Раздел 1. Программируемые логические интегральные схемы.	19	9	4	5	10	20	Курсовая работа, Коллоквиум
5	9	Раздел 2. Язык описания аппаратуры VHDL.	23	11	8	3	12	20	Курсовая работа, Коллоквиум
5	9	Раздел 3. Язык описания аппаратуры Verilog HDL.	25	13	10	3	12	20	Курсовая работа, Коллоквиум
5	9	Раздел 4. Интегрированный пакет проектирования ПЛИС Quartus II (Xilinx ISE Design Suite).	19	9	6	3	10	20	Курсовая работа, Коллоквиум
5	9	Раздел 5. Отладка и моделирование проектов.	22	9	6	3	13	20	Курсовая работа, Коллоквиум
Всего за 9 семестр			108	51	34	17	57	100	
Всего по дисциплине			108	51	34	17	57	100	

ПК-5 - Способен разрабатывать математическое и программное обеспечение для бортового оборудования летательных аппаратов

- № 1 Прочитайте текст и запишите развернутый обоснованный ответ
Зачем нужно конвертировать после компиляции программируемый файл ...
- № 2 Прочитайте текст и запишите развернутый обоснованный ответ
Что служит источником сигнала PLL ?
- № 3 Прочитайте текст и установите соответствие
Соотнесите стандарты информационного обмена в соответствии уровнем и потенциалом логических сигналов
- | | |
|----------|---|
| 1. LVDS | А. беспроводная передача информационных пакетов |
| 2. 1W | Б. однобитная двунаправленная шина |
| 3. RS232 | В. дифференциальный порт |
| 4. JTAG | Г. порт для тестирования и программирования |
| | Д. информационные каналы с логическими сигналами
меняющими знак потенциала |
- № 4 Прочитайте текст и установите соответствие
Какие функциональные назначения у программных модулей
- | | |
|--------------------|---|
| 1. Programmer | А. назначение выводов ПЛИС используемых в проекте |
| 2. ModelSim | Б. позволяет рассмотреть распределение логики проекта по ресурсам внутри чипа |
| 3. PinPlaner | В. загрузка результатов компиляции (в ПЛИС или конфигурационное ПЗУ) |
| 4. Timing Analyzer | Г. позволяет задавать проекту временные ограничения |
| | Д. симуляция проекта |
- № 5 Прочитайте текст и установите последовательность
Выполнение повторной компиляции требуется для...
1. Последующая загрузка в стенд
 2. Устранение ошибок при их выявлении в процессе первой компиляции
 3. Назначение выводов пинов согласно логики проекта
- № 6 Прочитайте текст и установите последовательность
Симуляция проекта на выявление временных задержек
3. Выявление образования случайных ошибочных срабатываний
 1. Определение временных задержек при выполнении логики проекта
 2. Определение правильности реализации проекта поставленному заданию
- № 7 Прочитайте текст, выберите правильный ответ и запишите аргументы, обосновывающие выбор ответа
Что такое двухпортовая память ...

- 1.память с раздельными двумя асинхронными портами обращения к ячейкам хранения информации
 - 2.разновидность ФИФО памяти
 - 3.разновидность корпуса микросхемы
 4. память с двумя шинами питания
- № 8 Прочитайте текст, выберите правильный ответ и запишите аргументы, обосновывающие выбор ответа
Что такое LVDS в ПЛИС ...
1. режим обеспечения пониженного энергопотребления
 2. интерфейс подключения к монитору
 3. способ питания от пониженного напряжения
 4. технология передачи сигнала по двум дифференциальным проводникам
- № 9 Прочитайте текст, выберите правильный ответ и запишите аргументы, обосновывающие выбор ответа
Укажите перспективный софт процессор для портирования в ПЛИС ...
1. Nios
 2. RISC-V
 3. ARM
 4. Intel 8086
- № 10 Прочитайте текст, выберите правильные ответы и запишите аргументы, обосновывающие выбор ответов
В чем различие FPGA и CPLD ...
- 1 В энергонезависимости CPLD
 - 2 В производительности
 - 3 В типе корпуса
 - 4 В напряжении питания
- № 11 Прочитайте текст, выберите правильные ответы и запишите аргументы, обосновывающие выбор ответов
При использовании микросхемы FPGA для выполнения проекта достаточно загрузить в
- 1 конфигурационную ПЗУ
 - 2 программатор
 - 3 в микросхему FPGA с последующим выключением и включением питания
 - 4 непосредственно в саму микросхему FPGA
- № 12 Прочитайте текст, выберите правильные ответы и запишите аргументы, обосновывающие выбор ответов
Зачем имеется возможность выбора напряжения питания групп портов ПЛИС
- 1 для уменьшения тока потребления
 - 2 для согласования логических уровней периферийных микросхем
 - 3 для обеспечения производительности информационных каналов связи
 - 4 для подавления помех